

2004-03-29

**SEKVENČNÍ OBVODY:****Sekvenční obvod:**

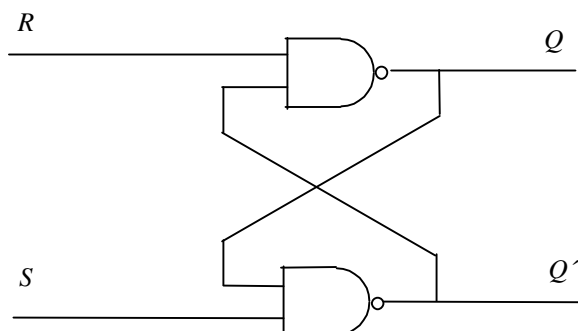
- Ü Pokud hodnoty výstupů logického obvodu **závisí** nejen na okamžitých hodnotách vstupů, ale i **na vnitřním stavu** obvodu, logický obvod se nazývá **sekvenční**.
- Ü Sekvenční obvody mění svůj vnitřní stav a své výstupy v diskretních časových intervalech  $t, t+\Delta t, t+2\Delta t, \dots$ . Je-li  $\Delta t$  jednotkový interval, můžeme pak psát:  $t, t+1, t+2, t+3, \dots$
- Ü **K popisu logických sekvenčních obvodů se používá:**
  - Matematický formalismus **teorie automatů**
  - **Excitační tabulka**

**Excitační tabulka:**

- Ü Příklad excitační tabulky (obvod S-R):

S	R	Q (t + 1)
0	0	?
0	1	0
1	0	1
1	1	Q (t)

- Ü Excitační tabulka popisuje, jak závisí hodnota výstupu obvodu **Q** v čase **t+1**, na hodnotách vstupů obvodu **R** a **S** a na stavu výstupu obvodu **Q** v čase **t**
- Ü V excitační tabulce je znakem **?** vyznačeno, že pokud byl v čase **t** na vstupech stav **R = S = 0**, není v čase **t+1** hodnota výstupu **Q(t+1)** definována.

**S-R klopný obvod:**

- Ü Pokud na vstupy **R** a **S** vložíme hodnoty 0 nebo 1, hodnoty na výstupech obvodu **Q** a **Q'** se mohou po určité době (ns) měnit, dokud se neustálí – dosáhnou stabilního stavu
- Ü Stabilní stavy závisí na hodnotách udržovaných na vstupech i výstupech obvodu.

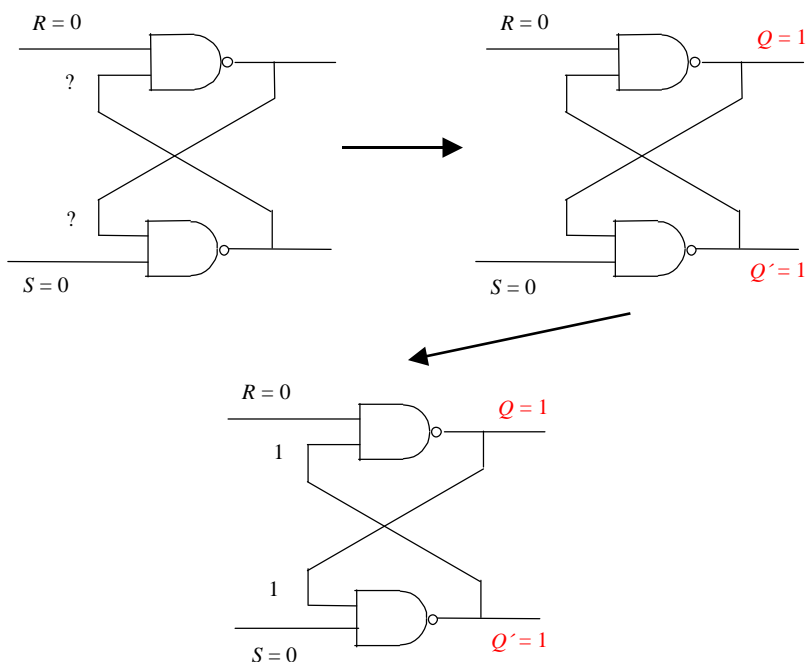
**Stabilní stavy R-S klopného obvodu:**

- Ü Na vstupy přivedeme hodnoty:  
R = 0      S = 0

x	y	x - y
0	0	?
0	1	0
1	0	1
1	1	Q (t)

Stabilní stav:

- $Q(t+1) = 1$
- $Q'(t+1) = 1$



Ü Na vstupy přivedeme hodnoty:

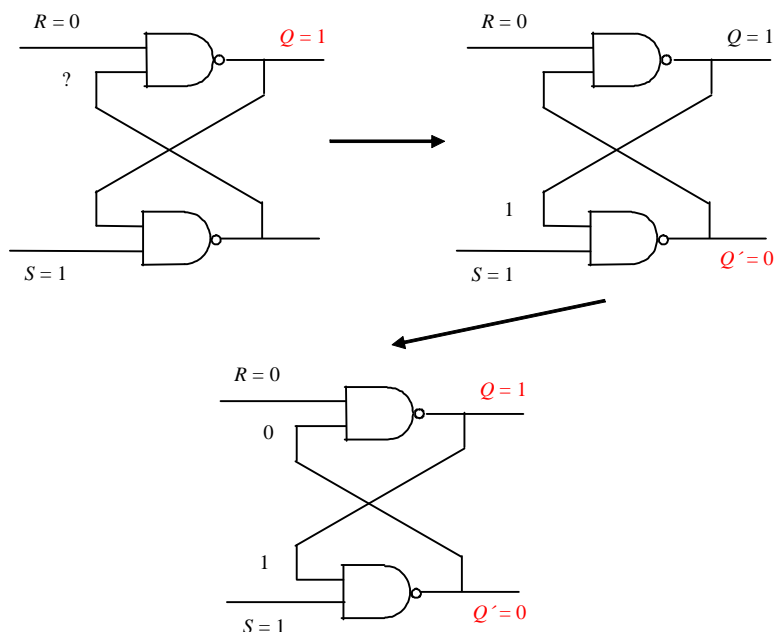
$R = 0$      $S = 1$

$x$	$y$	$x - y$
0	0	1
0	1	1
1	0	1
1	1	0

Stabilní stav:

$Q(t+1) = 1$

$Q'(t+1) = 0$



Ü Na vstupy přivedeme hodnoty:

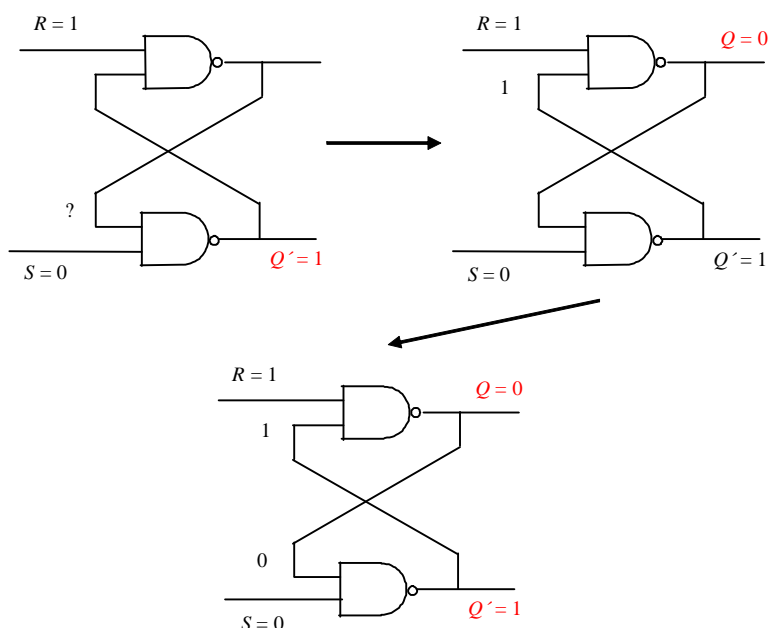
$R = 1$      $S = 0$

$x$	$y$	$x - y$
0	0	1
0	1	1
1	0	1
1	1	0

Stabilní stav:

$Q(t+1) = 0$

$Q'(t+1) = 1$

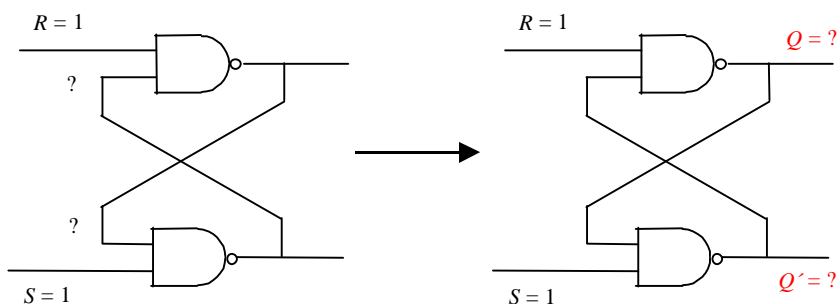


Ü Na vstupy přivedeme hodnoty:

$R = 1$      $S = 1$

$x$	$y$	$x - y$
0	0	1
0	1	1
1	0	1
1	1	0

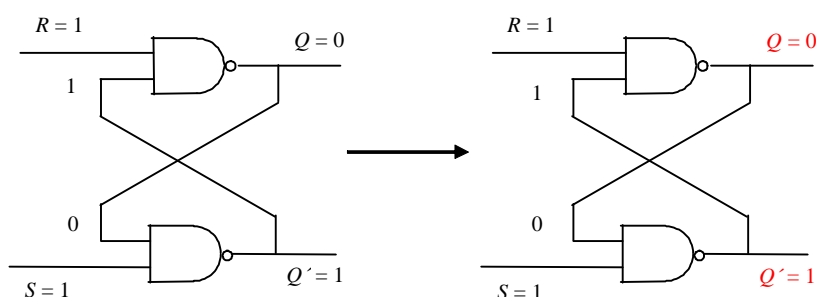
Výsledný stabilní stav závisí na předchozích hodnotách výstupů  $Q(t)$  a  $Q'(t)$ .



Ü Na vstupy přivedeme hodnoty:

$R = 1$      $S = 1$

**1.varianta:**  $Q(t) = 0$     $Q'(t+1) = 1$



x	y	x - y
0	0	1
0	1	1
1	0	1
1	1	0

$Q(t+1) = 0$

$Q'(t+1) = 1$

Stabilní stav:

Ü Na vstupy přivedeme hodnoty:

$R = 1$        $S = 1$

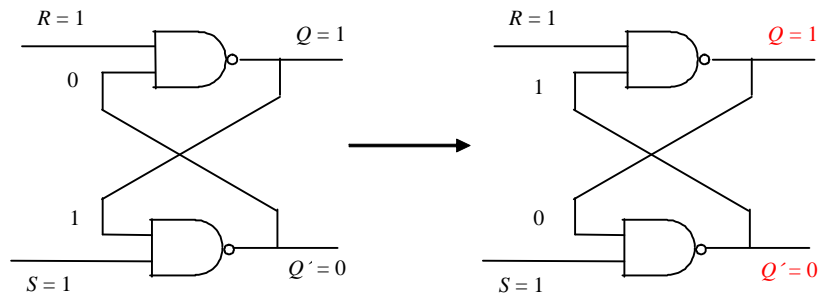
**2.varianta:**  $Q(t) = 1$     $Q'(t+1) = 0$

x	y	x - y
0	0	1
0	1	1
1	0	1
1	1	0

Stabilní stav:

$Q(t+1) = 1$

$Q'(t+1) = 0$



Ü Na vstupy přivedeme hodnoty:

$R = 1$        $S = 1$

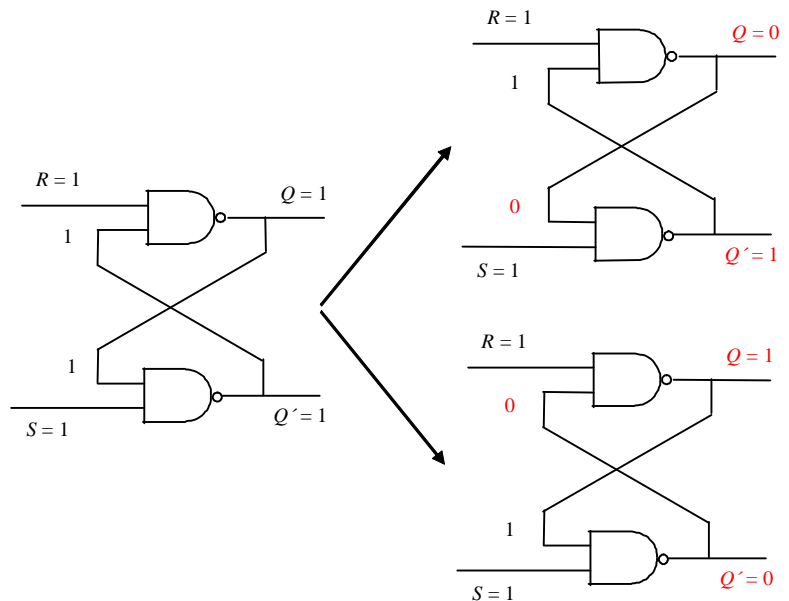
**3.varianta:**  $Q(t) = 1$     $Q'(t+1) = 1$

x	y	x - y
0	0	1
0	1	1
1	0	1
1	1	0

Stabilní stav:

$Q(t+1) = ?$

$Q'(t+1) = ?$



Ü Na vstupy přivedeme hodnoty:

$R = 1$        $S = 1$

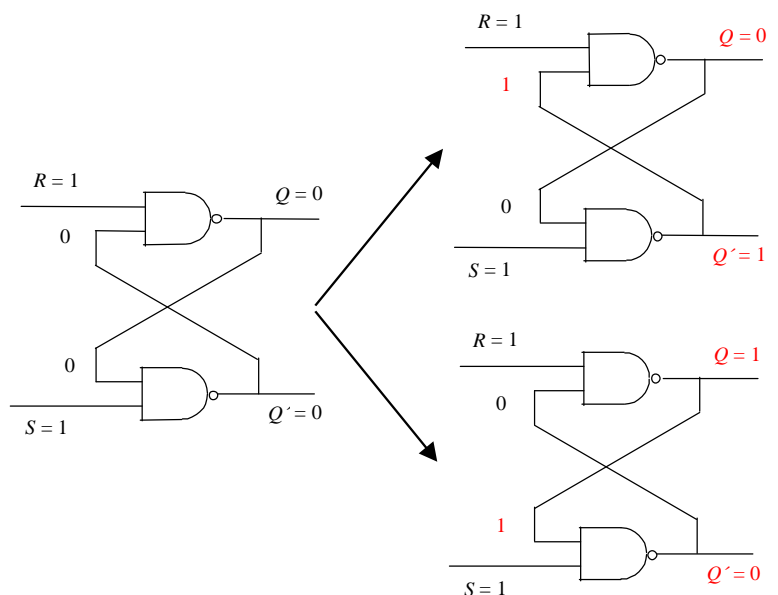
**4.varianta:**  $Q(t) = 0$     $Q'(t+1) = 0$

x	y	x - y
0	0	1
0	1	1
1	0	1
1	1	0

Stabilní stav:

$Q(t+1) = ?$

$Q'(t+1) = ?$



Ü **Chování R-S obvodu** lze popsat souhrnnou excitační tabulkou:

R	S	Q (t)	Q' (t)	Q (t+1)	Q' (t+1)
0	0	x	x	1	1
0	1	x	x	1	0
1	0	x	x	0	1
1	1	0	0	?	?
		0	1	0	1
		1	0	1	0
		1	1	?	?

x libovolná hodnota

? nedefinovaný stav

Ü Při nastavení vstupů obvodu na **R=S=1**, bude výsledný stav Q a Q' mít hodnotu 0 nebo 1. Rozhodne o tom náhoda a uplatní se také parametry transistorů, které obvod realizují.

Ü Při nastavení vstupů obvodu na **R=S=0**, bude výsledný stav Q=1 a Q'=1 stabilní, ale pro korektní chování obvodu není žádoucí.

Ü **Výsledná excitační tabulka:**

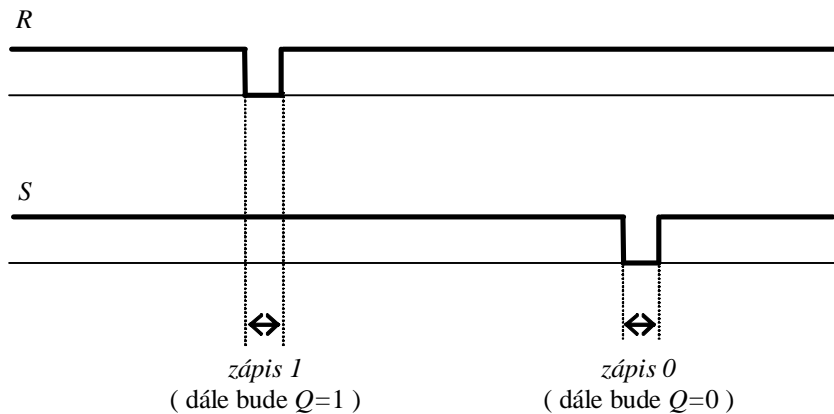
R	S	Q (t+1)	Q' (t+1)
0	0	?	?
0	1	1	0
1	0	0	1
1	1	Q (t)	Q' (t)

### S-R obvod ve funkci 1-bitové paměti:

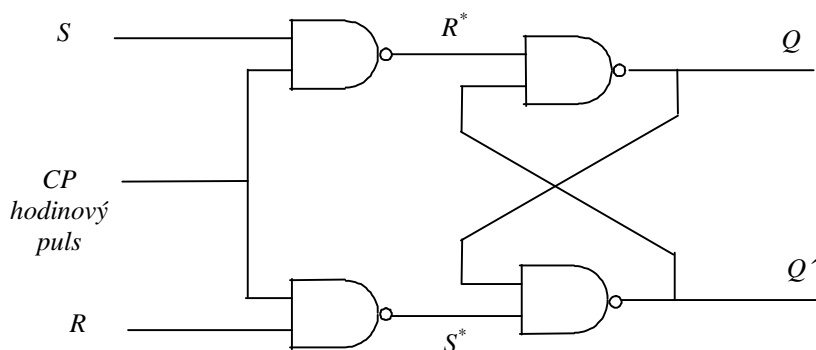
Ü Klidový stav: R = S = 1

Ü Zápis 1, tzv. **nastavení** (set) obvodu: R = 0, S = 1

Ü Zápis 0, tzv. **nulování** (reset) obvodu: R = 1, S = 0



### S-R klopný obvod řízený hodinovými pulsy:

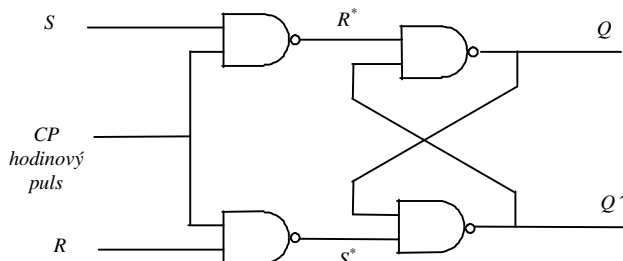


Ü Pokud je **CP = 0**, je **R\* = 1** a **S\* = 1**. Hodnoty Q a Q' na výstupu obvodu se proto nemohou změnit.

Ü Pokud je **CP = 1**, může dojít ke změně stavu obvodu, tj. k zápisu 0 nebo 1.

### Ü Excitační tabulka:

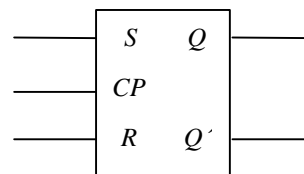
CP	S	R	R*	S*	Q (t+1)	Q' (t+1)
0	x	x	1	1	Q (t)	Q' (t)
	0	0	1	1	Q (t)	Q' (t)
1	0	1	1	0	0	1
	1	0	0	1	1	0
	1	1	0	0	?	?



### Ü Zkráceně:

CP	S	R	Q (t+1)
0	x	x	Q (t)
1	0	0	Q (t)
	0	1	0
	1	0	1
	1	1	?

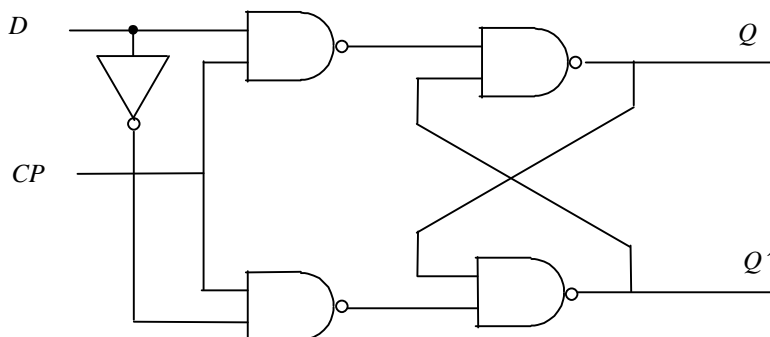
### Ü Schematická značka:



### Ü Použití:

- 1-bitová paměť:**
  - CP = 0 => udržování předchozího stavu
  - CP = 1
    - S = 1, R = 0 => zápis 1 (set)
    - S = 0, R = 1 => zápis 0 (reset)
- Při použití jako 1-bitové paměti má paměť dva vstupy (S,R), přičemž hodnota na jednom vstupu musí být negací hodnoty na druhém vstupu – lze zjednodušit.

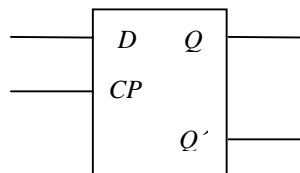
### D – klopný obvod s hodinovým vstupem>



### Ü Excitační tabulka:

CP	D	Q (t+1)
0	x	Q (t)
1	0	0
	1	1

### Ü Schematická značka:

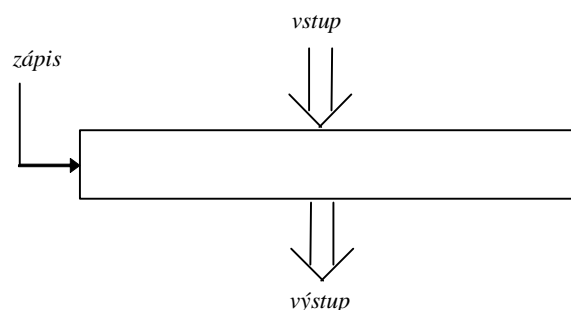
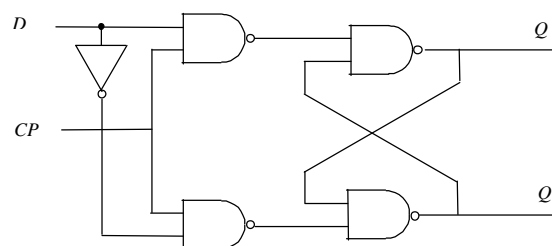


### 1-bitová paměť:

- CP = 0 => udržování předchozího stavu
- CP = 1
  - D = 0 => zápis 0
  - D = 1 => zápis 1

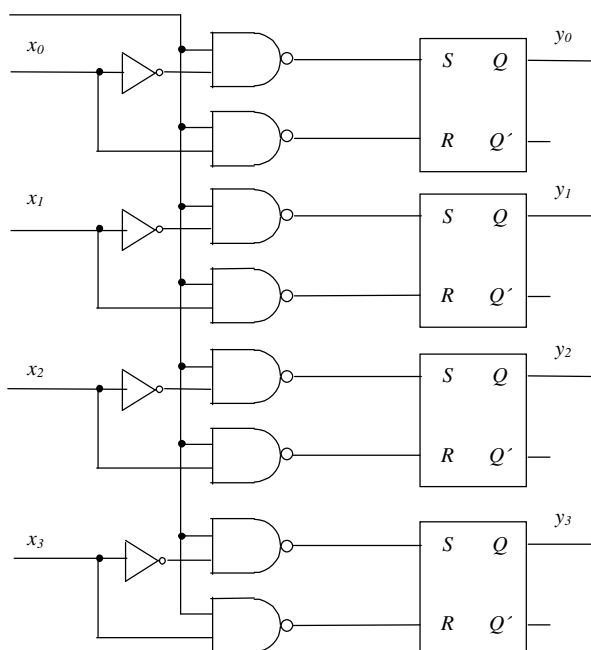
### Registr:

- Registr slouží jako rychlá paměť, skládá se z S-R nebo D klopných obvodů.
- Do **n bitového registru** lze uložit binární kódové slovo délky n. Každý klopný obvod uloží jeden bit vstupní informace.
- Vstup se zapisuje do všech klopných obvodů zároveň a zápis je řízen řídicím signálem.

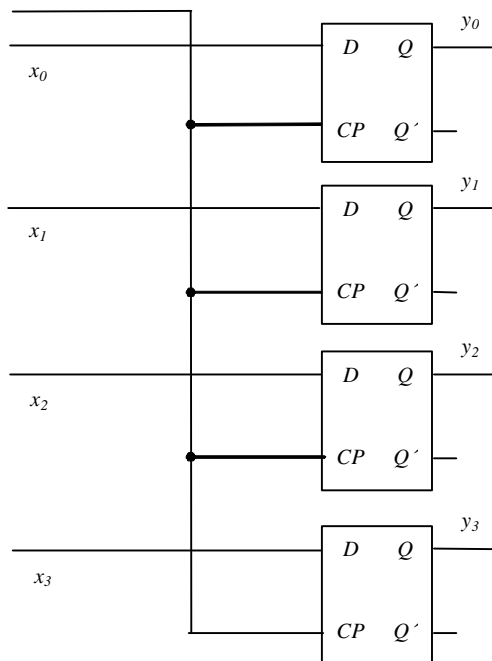


## Ü 4-bitový registr:

LOAD



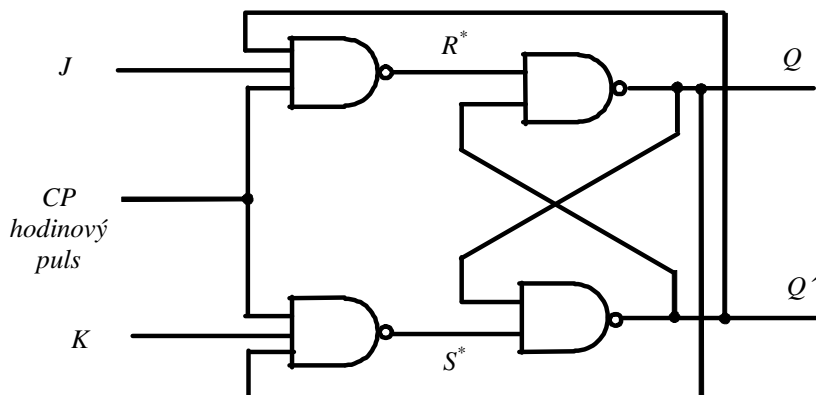
LOAD



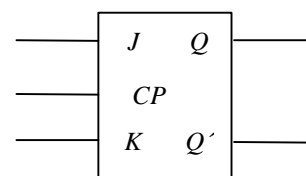
Ü Pokud je **LOAD = 0**, stav klopných obvodů se nemění.

Ü Pokud je **LOAD = 1**, dojde k zápisu  $x_0 - x_3$

## J-K klopný obvod:



Ü Schematická značka:



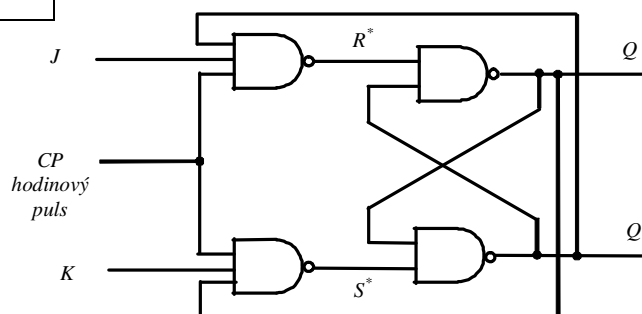
Ü Excitační tabulka:

CP	J	K	Q (t)	Q' (t)	Q (t+1)	Q' (t+1)
0	x	x	x	x	Q (t)	Q' (t)
	0	0	x	x	Q (t)	Q' (t)
	0	1	x	x	0	1
	1	0	x	x	1	0
1			0	1	1	0
	1	1	1	0	0	1
			0	0	?	?
			1	1	?	?

Ü Zkráceně:

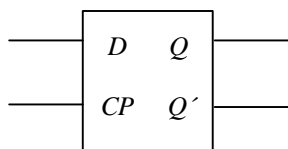
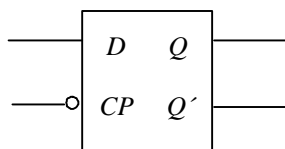
CP	J	K	Q (t+1)
0	x	x	Q (t)
1	0	0	Q (t)
	0	1	0
	1	0	1
	1	1	Q' (t)

Ü Při nastavení vstupů  $J=K=1$  se po celou dobu, kdy je  $CP=1$ , výstup  $Q$  neustále mění na opačné hodnoty !



**Klopné obvody typu latch:**

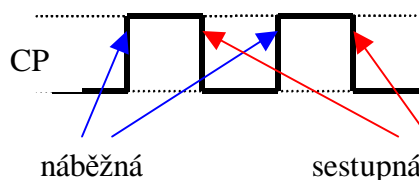
- Ü Reagují na změny na svých vstupech **po celou dobu trvání hodinového pulsu**
- Ü Obvod může být aktivní pro  $CP = 1$  nebo  $CP = 0$
- Ü Schematické značky:

Obvod je aktivní při  $CP=1$ Obvod je aktivní při  $CP=0$ **Spojování obvodů typu latch:**

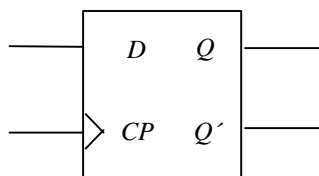
- Ü Pokud mají latch klopné obvody pracovat korektně, je třeba, aby po ustálení hodnot na jejich vstupech se již hodnota jejich vstupů po celou dobu trvání hodinového pulsu neměnila.
- Ü Klopné obvody typu latch a z nich vytvořené registry se většinou používají jen jako **vyrovnávací paměti**.
- Ü Jejich použití je možné tehdy, když data, která se mají do registru zapsat, jsou doprovázena signálem, který se obvykle označuje jako **strobe** nebo **enable**. Musí být přitom zaručeno, že během trvání tohoto signálu, který je přiveden na hodinový vstup obvodu, jsou zapisovaná data na vstupu obvodu po celou dobu platná.

**Klopné obvody typu flip-flop:**

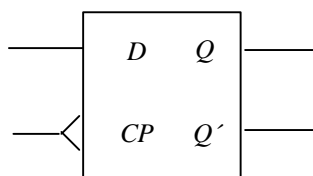
- Ü Mění svůj stav v průběhu
  - Náběžné hrany CP
  - Sestupné hrany CP
- Ü Umožňují jednodušší spojování obvodů:



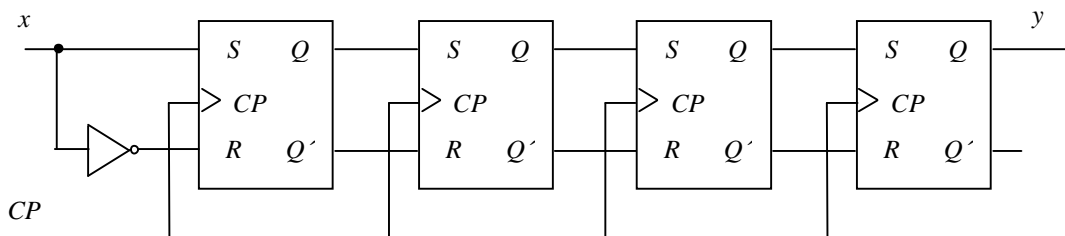
Změna při náběžné hraně



Změna při sestupné hraně

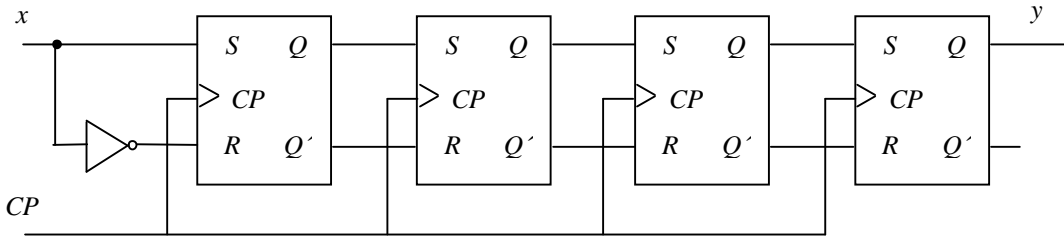
**Flip-flop obvody typu master-slave:**

- Ü Funkce flip-flop obvodu závisí na tvaru hodinových pulsů. Aby obvod fungoval, musí být vzestupná hrana hodinových pulsů dostatečně strmá.
- Ü Tyto problémy by nenastaly, kdyby byla u klopných obvodů výrazněji oddělena fáze načtení vstupu a přenesení odezvy na výstup.
- Ü Proto se konstruují tzv. master-slave obvody. Master-slave obvod si nejdříve během **náběžné** hrany hodinového pulsu **načte vstupní hodnoty** a pak teprve během **sestupné** hrany hodinového pulsu **změní svůj výstup**.

**Posuvný registr (obvody flip-flop):**

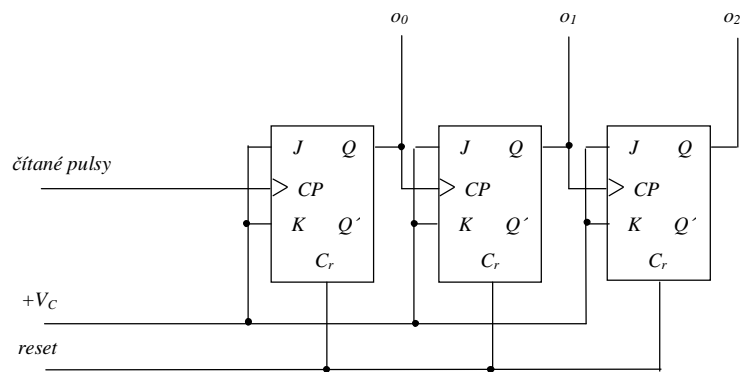
- Ü Vždy při náběžné hraně hodinového pulsu dojde k přenosu obsahu klopných obvodů o jedno místo vpravo a do prvního obvodu vlevo se načte hodnota vstupu x.
- Ü Pro korektní funkci musí být zpoždění uvnitř klopného obvodu větší než doba trvání náběžné hrany hodinového pulsu.
- Ü Na vstup X jsou přiváděny postupně hodnoty:  $x_1, x_2, x_3 \dots x_n$
- Ü **Výstupy obvodů** Q1, Q2, Q3, Q4=y uvádí tabulka:

- CP	X	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>	Q <sub>4</sub> =Y
1.	x <sub>1</sub>	x <sub>1</sub>	-	-	-
2.	x <sub>2</sub>	x <sub>2</sub>	x <sub>1</sub>	-	-
3.	x <sub>3</sub>	x <sub>3</sub>	x <sub>2</sub>	x <sub>1</sub>	-
4.	x <sub>4</sub>	x <sub>4</sub>	x <sub>3</sub>	x <sub>2</sub>	x <sub>1</sub>
5.	x <sub>5</sub>	x <sub>5</sub>	x <sub>4</sub>	x <sub>3</sub>	x <sub>2</sub>
6.	x <sub>6</sub>	x <sub>6</sub>	x <sub>5</sub>	x <sub>4</sub>	x <sub>3</sub>



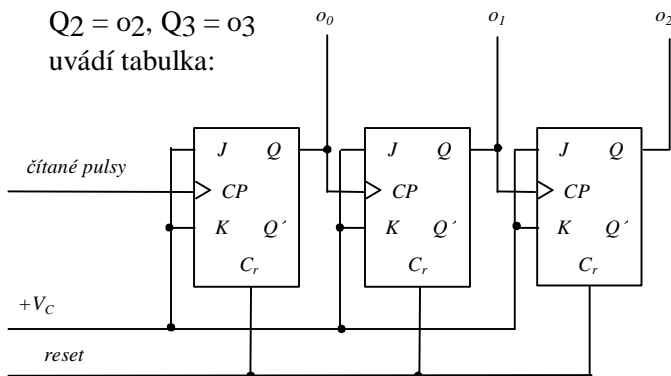
### Asynchronní čítač:

- Na vstupech J, K je udržována 1
- Čítané pulsy jsou přiváděny na hodinový vstup prvního klopného obvodu.
- Klopné obvody načítají své vstupy J, K při náběžné hraně hodinového pulsu a odezvu přenesou na výstup při jeho sestupné hraně. Pokaždé, když na jejich hodinový vstup přijde puls, klopné obvody se překlápí (změní hodnotu svého výstupu na opačnou, protože J = K = 1).



### Funkce:

Výstupy obvodů  
Q<sub>0</sub> = o<sub>0</sub>, Q<sub>1</sub> = o<sub>1</sub>,  
Q<sub>2</sub> = o<sub>2</sub>, Q<sub>3</sub> = o<sub>3</sub>  
uvádí tabulka:



↓ CP <sub>0</sub>	Q <sub>0</sub>	↓ CP <sub>1</sub>	Q <sub>1</sub>	↓ CP <sub>2</sub>	Q <sub>2</sub>	Poč.
reset	0		0			0
1.	1				0	1
2.	0	1.				2
3.	1		1			3
4.	0	2.		1.		4
5.	1		0		1	5
6.	0	3.				6
7.	1		1			7
8.	0	4.		2.		0
9.	1		0		0	1
10.	0	5.	1			2

### Asynchronní čítač jako dělič frekvence:

- Na výstupech o<sub>0</sub>, o<sub>1</sub> a o<sub>2</sub> dostáváme rovněž symetrické obdélníkové pulsy, ale jejich perioda je 2x, 4x a 8x větší.
- Obvod může tedy pracovat jako dělič základní frekvence f<sub>0</sub> – lze odvodit f<sub>0</sub>/2 (o<sub>0</sub>), f<sub>0</sub>/4 (o<sub>1</sub>) a f<sub>0</sub>/8 (o<sub>2</sub>).

